

Komfortabler Personalcomputer für den erfahrenen Amateur (1)

Dipl.-Ing. A. MUGLER – Y27NN, Dipl.-Ing. H. MATHES

1. Computerkonfiguration

Mikrocomputer haben sich in den vergangenen Jahren in nahezu allen Bereichen der Volkswirtschaft verbreitet. Ein wesentlicher Grund für diese Entwicklung waren verbesserte und weiterentwickelte Halbleiterbauelemente, die ständig verbesserte Systeme ermöglichten. Nicht zuletzt nimmt aber die Software eines Computers mittlerweile die dominierende Stelle ein. Die für einen Computer verfügbare Software entscheidet wesentlich über die Anwendbarkeit und die Häufigkeit der Anwendung eines Computersystems. Die zahlreichen Nutzer eines „AC 1“ werden diesen Umstand kennen.

Weltweit steht eine enorme Anzahl von Programmen zur Verfügung, deren Nutzung für den „AC 1“-Besitzer an mangelnder Kompatibilität der Soft- und Hardware scheitert. Dieser Umstand hatte bereits Ende der siebziger Jahre die Entwicklung verschiedener Betriebssysteme zur Folge, die ein neues Merkmal besitzen. Das sind quasi standardisierte Softwareschnittstellen, die sich mit Steckverbindingssystemen in der Elektrotechnik vergleichen lassen, z. B. der

Schutzkontaktsteckdose. Unter bestimmten Voraussetzungen ist dann der Austausch von Programmen zwischen Rechnern unterschiedlichster Hardware ohne jede Programmänderung möglich. Dieser Umstand führte zur weltweiten Verbreitung dieser Betriebssysteme, zu denen u. a. CP/M, MS-DOS, UNIX usw. gehören.

Einen Computer zu entwickeln, der die Hardwarevoraussetzungen erfüllt und zudem noch über ein kompatibles Betriebssystem zu CP/M verfügt, war erklärtes Ziel. Nicht zuletzt, weil in der DDR das kompatible Betriebssystem SCP eine weite Verbreitung gefunden hat. Für dieses Betriebssystem existieren Programme zur komfortablen Erstellung von Texten, für das Anlegen und Analysieren von Dateien. Damit sind Rufzeichendateien und Diplombeantragung neben vielen anderen Anwendungen möglich. Auch die Contestausswertung ist zu einer lösbaren Aufgabe geworden. Es sind Compiler bzw. Interpreter für nahezu alle üblichen Programmiersprachen verfügbar (BASIC, FORTH, PASCAL, FORTRAN, PL1, LISP) und natürlich auch Assembler für zahlreiche Prozessortypen, darunter für U 8000 D, U 880 D und U 8800 D. Nicht

zuletzt existiert eine Vielzahl von Programmierhilfen, Textprogrammen usw., deren Aufzählung allein den Rahmen sprengen würde.

Die Anwendung moderner Schaltkreise ermöglicht den Selbstbau eines solchen Computersystems. Allerdings sind die im kommerziellen Bereich verbreiteten Floppy-Disk-Laufwerke für den Amateur nicht immer erforderlich und auch relativ teuer. Das Grundgerät des Computers wurde daher unter nachfolgenden Bedingungen entwickelt.

Hardware

- Einsatz eines RAM-Floppy statt eines Floppy-Disk-Laufwerkes (64-KByte- oder 128-KByte-RAM).
- Nutzung eines Kassettenmagnetbandgerätes zur Programm- und Datenspeicherung.
- Anschlußmöglichkeiten für Tastatur, Drucker (IFSS oder V.24).
- Anschlußmöglichkeit verschiedener Bildschirmsteuerungen (Grundversion 64 Zeichen mal 16 Zeilen mit 16 Zwischenzeilen, pseudografikfähig).
- Frei verfügbare Hardware-Schnittstellen (PIO, SIO, CTC).
- Stufenweiser RAM-Ausbau ist möglich.
- Systembus zum Anschluß weiterer Baugruppen (EPROM-Programmierung, Grafik-Modul usw.).

Software

- Grundbetriebssystem mit Schnittstellen identisch zum CP/M-BIOS.
- Kassettenmodul zur Nutzung eines Kassettenmagnetbandgerätes für die Daten- und Programmspeicherung.
- Systemeigener Debugger.

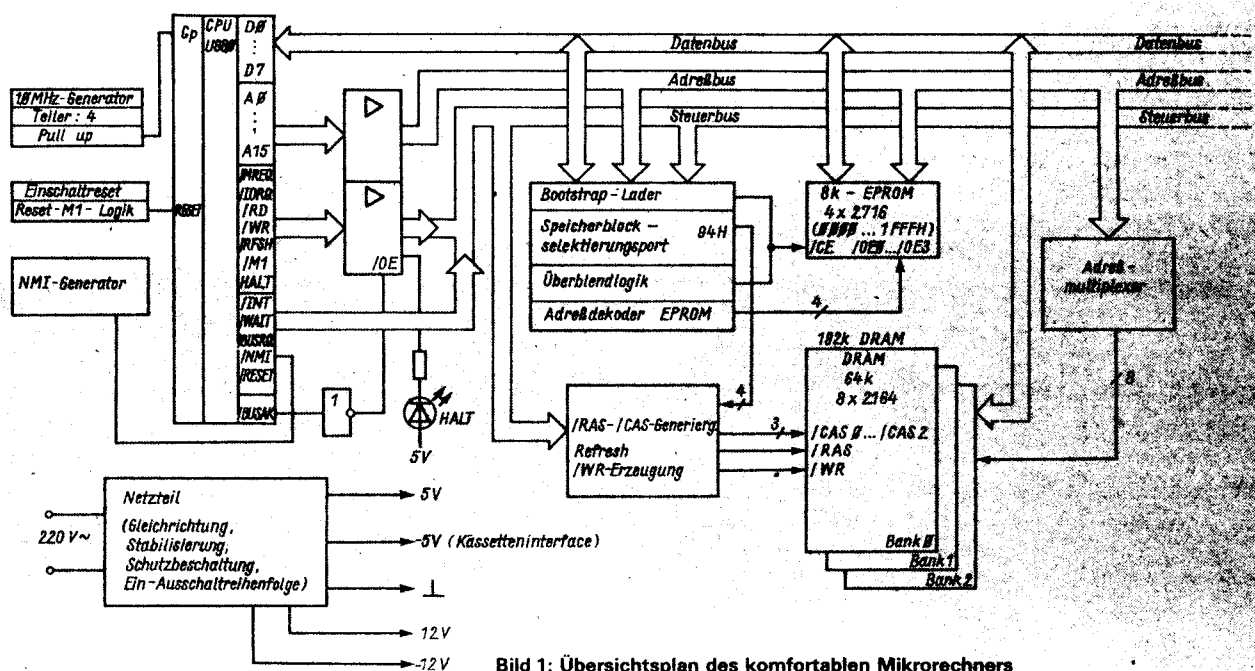


Bild 1: Übersichtsplan des komfortablen Mikrorechners

- CP/M-kompatibles RAM-Floppy-Betriebssystem.
- Grundsoftware für das Grundbetriebssystem (bereits bei 64-K-RAM lauffähig; BASIC, PASCAL, Assembler U 8800 D und U 880 D, Reassembler U 880 D, Editor, CW-RX, Morseübungsprogramm, Schach usw.).
- Lauffähigkeit CP/M-kompatibler Software.
- Anpaßbarkeit vieler 8080-, Z-80- bzw. U-880-Programme durch übliche Schnittstellen, 64-KByte-RAM als Arbeitsspeicher und Dokumentation von Hard- und Software.

2. Die zentrale Platine

Die zentrale Platine stellt das Herzstück des beschriebenen Computers dar und bestimmt durch ihre Konzeption den Umfang und die Erweiterungsmöglichkeiten des gesamten Systems (Bild 1a und 1b). Sie beinhaltet folgende Funktionsgruppen:

- Takterzeugung,
- Reset-Logik,
- NMI-Generator,
- ZVE und Bustreiber,
- Bootstrap-Lader,
- Adreßdekodierung für Speicher,
- RFSH-, /RAS-, /CAS-Steuerung,
- 192-KByte-dRAM-Block,
- 8-KByte-EPROM-Block,
- Adreßdekodierung für I/O-Ports,
- System-PIO, System-CTC,
- Anwender-PIO, Anwender-CTC,
- Anwender-SIO, V.24- bzw. IFSS-Interface,
- Kassetten-Interface.

Das Rechnerkonzept, basierend auf dem

8-Bit-Prozessor U 880 D, ist softwareseitig kompatibel zu Systemen wie dem Bürocomputer A 5120, A 5130, PC 1715 usw. mit dem Betriebssystem SCP. Es wurden 124 KByte im dRAM als RAM-Floppy organisiert, um die diskettenorientierte Arbeitsweise des Betriebssystems zu gewährleisten. Als dauerhafter Speicher wird, wie auch im Grundbetriebssystem, die Magnetbandkassette eingesetzt, worauf die „RAM-Disketten“ oder einzelne Dateien von diesen dauerhaft abgelegt werden können.

2.1. Systemseite (Bild 2)

2.1.1. Taktversorgung, Reset-Logik, NMI-Generator

Als Taktgenerator wird ein quarzstabilisierter TTL-Generator verwendet (D1). Dieser schwingt mit einer Frequenz von 10 MHz und liefert der zentralen Platine, nach einer 4:1-Teilung (D2) und anschließend passiven Pull up (geforderter High-Pegel an den Takteingängen der Systembausteine), den Systemtakt von 2,5 MHz.

Um den Rechner hardwaremäßig in einen definierten Grundzustand bringen zu können, wurde die RESET-Logik (D3) realisiert. Diese bewirkt über ein RC-Glied, dessen Kondensator sich beim Einschalten auflädt (D3 wirkt dabei als Trigger), das Einschaltreset (power on). Im eingeschalteten Zustand kann der Computer über die Reset-Taste in den Ausgangszustand versetzt werden. Ein weiteres RC-Glied verhindert dabei den Datenverlust der RAMs durch zu langes Betätigen der Reset-Taste.

Durch die UND-Verknüpfung des Reset-

Signals mit /M1 (D3) wird das für die PIO-Schaltkreise benötigte /M1-Signal generiert, das im Zustand /RD = High und /IORQ = High zum Rücksetzen der PIO U 855 D benötigt wird.

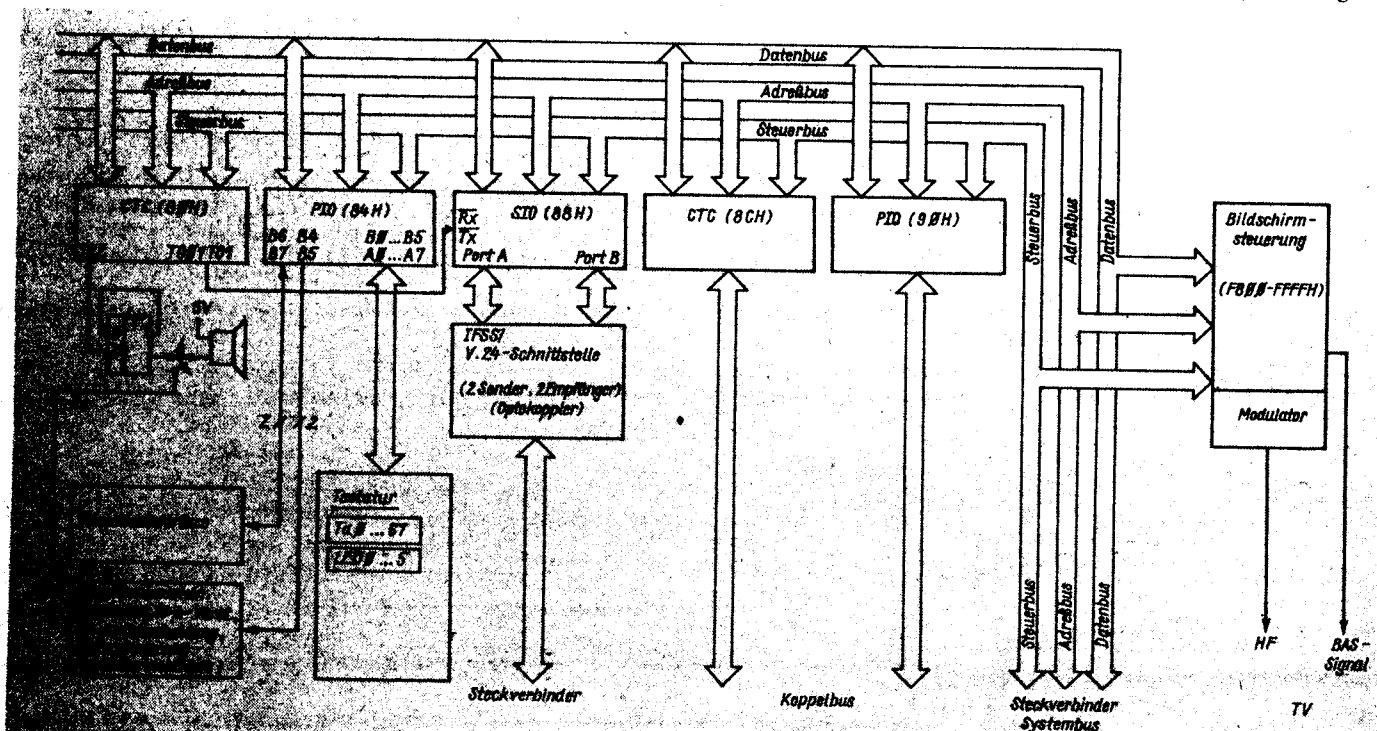
Der NMI-Generator ermöglicht den Schrittbetrieb des Prozessors, wodurch erstellte Programme getestet werden können (s. Debugger). Weiterhin ist eine NMI-Taste parallel zum NMI-Generator zum Erreichen des nichtmaskierten Interrupts eingebunden.

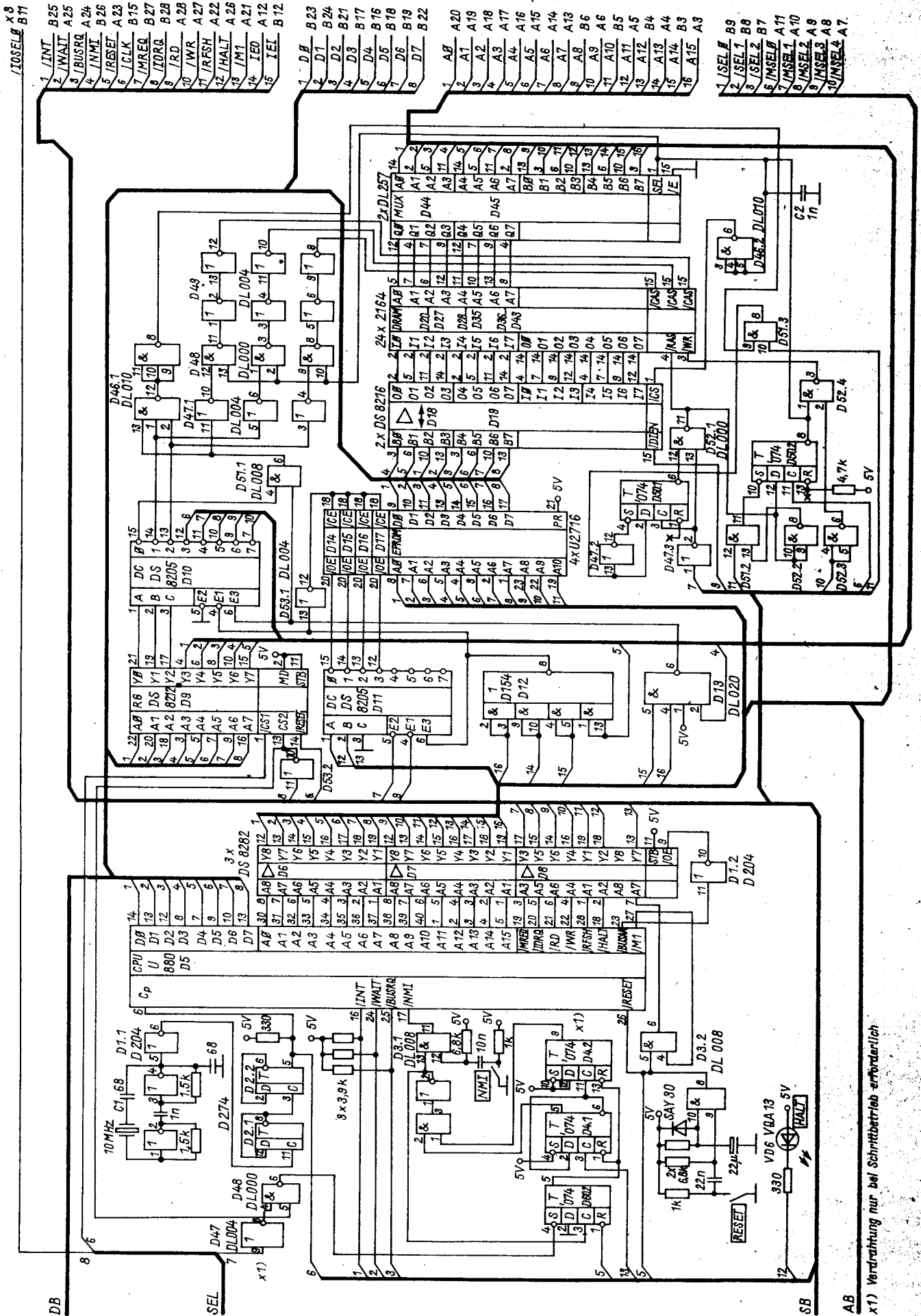
Die Signale /INT, /WAIT und /BUSRQ sind, da Low-aktiv, über 3,9-kΩ-Widerstände auf ein sicheres High-Potential gebracht worden. Diese sind neben den Signalen /RESET, /NMI und dem Systemtakt CP auf den Systembus X3 geführt. VD6 zeigt den HALT-Zustand der ZVE an [1], [14].

2.1.2. Bustreiber

Die ZVE-Ausgänge können nur eine TTL-Last treiben. Die Adreß- und Steuerausgänge der ZVE werden zum Zweck der Vergrößerung der Busbelastbarkeit über Bustreiber (D6 bis D8) getrieben. Damit wird auch eine Unterdrückung des Einflusses von Störimpulsen und Leitungskapazitäten erreicht. Außerdem nehmen die Ausgänge der Bustreiber beim Aktivieren des BUSAK-Signals (an /BUSRQ liegt eine DMA-Anforderung an) den hochohmigen Zustand ein. Der bidirektionale Datenbus liegt wegen der geringen Belastung ungepuffert vor. Das mit /Reset verknüpfte /M1-Signal steht ebenfalls getrieben zur Verfügung (Bedingung für PIOs) [1].

(wird fortgesetzt)





x1) Verdrahtung nur bei Schrittbetrieb erforderlich.

Bild 2: Stromlaufplan der zentralen Platine - Systemseite